

開発ニュース ※ No.3034とさしかえてください。

LB1806 — モノリシックデジタル集積回路 3相DDモータドライバ

LB1806は、3相DDモータドライバICであり、特にVTRのキャプスタンモータ駆動、ドラムモータの駆動やフロッピーディスクのモータ駆動等に最適である。

特長と機能

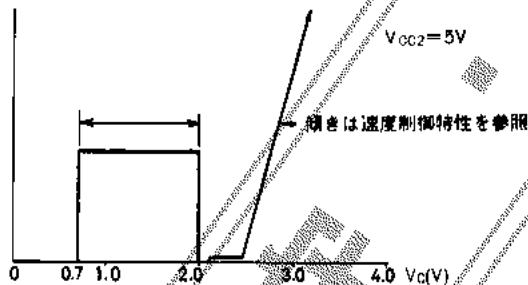
- 定電流駆動型の3相ブラシレスモータドライバである。
- ドライブ電流の制御が可能。
- 正転、逆転、ブレーキ回路を内蔵。
- ブレーキ、インヒビット回路を内蔵。
- FG-アンプを内蔵。

BIHB 回路の動作説明

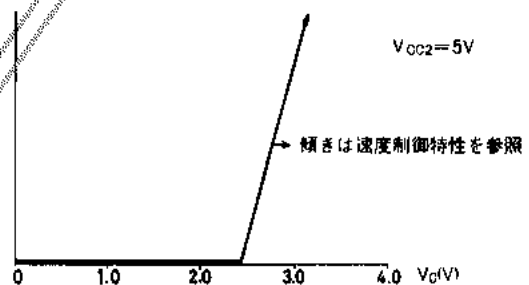
LB1806は、FBR端子によるブレーキと、Vc端子によるブレーキの両方を使用することができる。BIHBは、これらの中でVc端子によるブレーキ動作をインヒビットさせるものである。

たとえば BIHB=Lにした時、図Bのように速度制御端子によるブレーキ区間が失われる。しかし、この状態でも、FBR端子によるブレーキ区間には影響しないため、FBR端子によるブレーキは動作する。

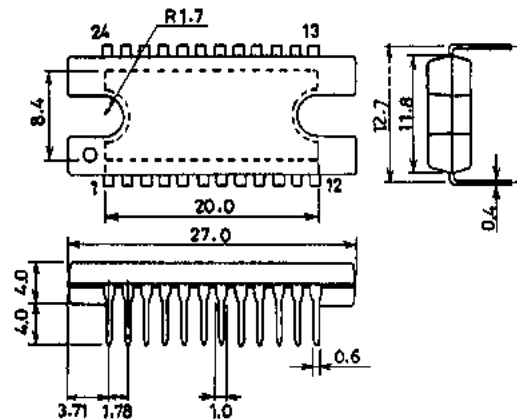
図A BIHB = Hの時



図B BIHB = Lの時



外形図 3125-D24HSIC
(unit:mm)



SANYO : DIP24HS 500m11

この資料の構成(部品の選定および回路定数を含む)は一例を示すもので、量産品としての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると推定しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。

本書記載製品が、外国為替および外国貿易管理法に定める戦略物資(投務を含む)に該当する場合、輸出する際に同法に基づき輸出許可が必要です。

Information (including circuit diagrams and circuit parameters) herein is for example only; it is not guaranteed for volume production. SANYO believes information herein is accurate and reliable, but no guarantees are made or implied regarding its use or any infringements of intellectual property rights or other rights of third parties.

*これらの仕様は、改良などのため変更することがあります。

絶対最大定格 / Ta=25°C

項目	記号	条件	定格値	unit
最大電源電圧	V _{CC1} max		24	V
	V _{CC2} max		7	V
最大出力電流	I _{out} max		1.5	A
最大負荷電流	I _{om} max	※1	-700	mA
許容消費電力	P _d max	無限大放熱板付 単体	15	W
			3.0	W
動作周囲温度	Topg		-15~+75	°C
保存周囲温度	Tstg		-55~+125	°C

※1 V_{CC1}=22V, V_{CC2}=7V, V_C=7V ハイインピーダンスの相より電流を引く。t ≤ 3ms, duty = 20%

許容動作範囲 / Ta=25°C

項目	記号	条件	定格値	unit
電源電圧	V _{CC1}		8.5~22	V
	V _{CC2}		4.4~6.3	V

電気的特性 / Ta=25°C, V_{CC1}=15V, V_{CC2}=5.0V

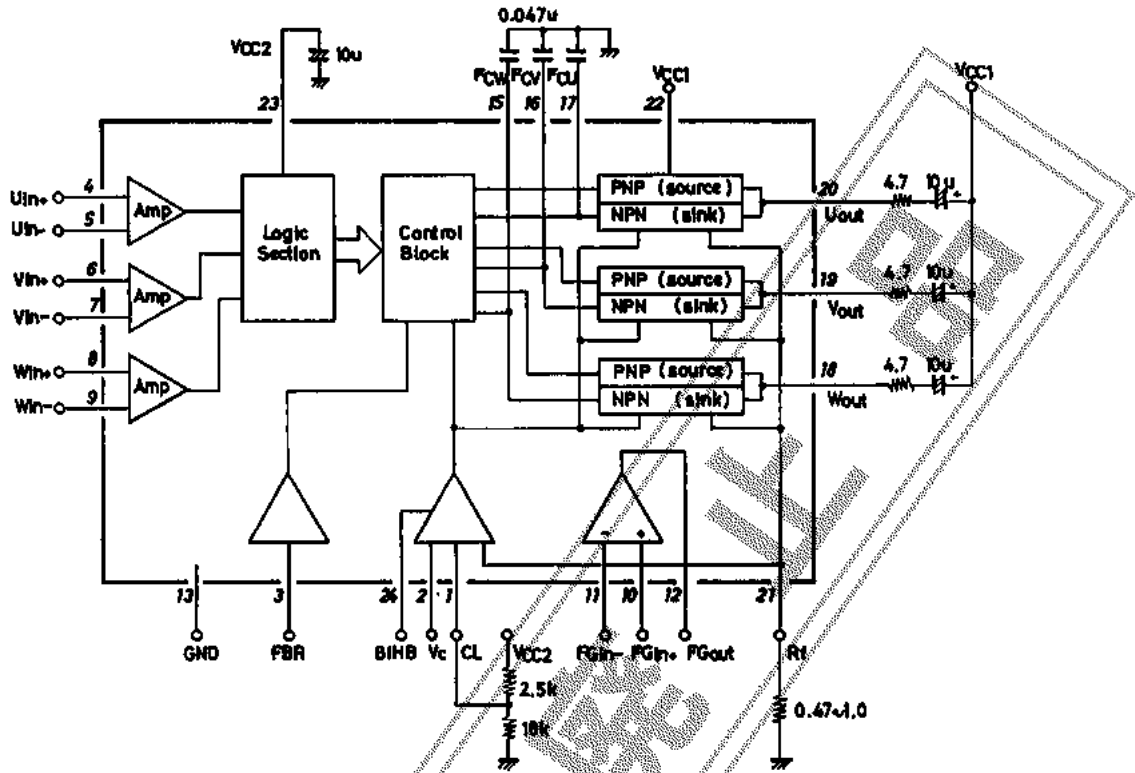
項目	記号	条件	定格値			unit
			min	typ	max	
電源電流	I _{CC1+2}	V _C =0V, V _{FBR} =GND, I _{CC1} +I _{CC2}		12	18	mA
	I _{CC dri}	V _C =4V, V _{FBR} =GND, I _{CC1} +I _{CC2}		38	60	mA
	I _{CC BR}	V _C =4V, V _{FBR} =1/2V _{CC2} , I _{CC1} +I _{CC2}		67	100	mA
出力飽和電圧	V _{sat1}	I _{out} =0.58A, sink+source		1.4	2.1	V
	V _{sat2}	I _{out} =1A, sink+source		2.0	3.5	V
正転電圧入力範囲 ブレーキ電圧入力範囲 逆転電圧入力範囲	V _{FBR(F)}	V _C =V _{CC2} =V _{CL}	0		1.0	V
	V _{FBR(B)}	V _C =V _{CC2} =V _{CL}	2.0		3.0	V
	V _{FBR(R)}	V _C =V _{CC2} =V _{CL}	4.0		V _{CC2}	V
BIHB OFF 電圧入力範囲	V _{BIHB}		V _{CC2} -0.4		V _{CC2}	V
速度制御電圧	V _{C1 (BR)}	V _{BIHB} =V _{CC2} , BRK動作	1.0		1.7	V
	V _{C1 (OFF)}	V _{BIHB} =0V, R _F =0Ω			2.1	V
	V _{C2 (OFF)2}	R _f =0Ω, FC→GND電流 5μA	0		0.5	V
	V _{C1 (ON)}	R _f =0Ω, FC→GND電流 0.5mA	2.30	2.45	2.60	V
同相入力電圧範囲			1.3		V _{CC2} -1.3	V
相間電流バラツキ		ドライバ段, 無帰還	-25	0	+25	%
		パワー段, 無帰還	-25	0	+25	%
入力感度		ホール入力		20		mV/p-p
FG_Amp 出力飽和電圧 FG_Amp 入力オフセット電圧 OPEN LOOP 電圧利得 位相余裕度 FG_Amp 同相入力電圧範囲	V _{FG(sat)}	I _C =+2mA			1.3	V
	V _{FG(offset)}		-8		+8	mV
	G _{VFG}	f=1kHz *1		55		dB
	V _{FG(CM)}		0		3.5	V
閉ループ電圧利得		R _f =1Ω, I _o =100mA		0.44		A/V

*1については設計目標値であり、測定は行なわない。

各端子機能

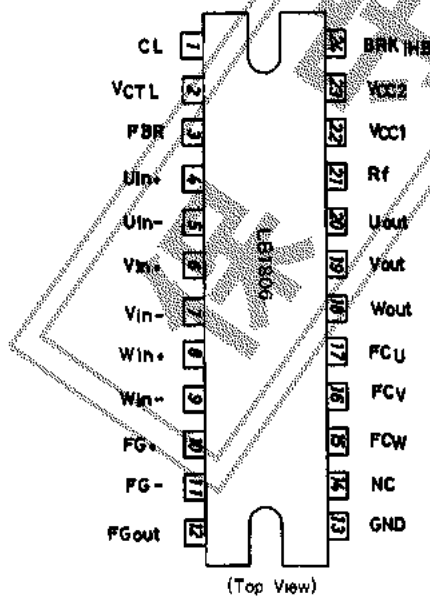
端子名	ピンNo.	機能
Uin+, Uin-	4, 5	U相ホール素子入力端子。ロジックの「H」とは IN+>IN-
Vin+, Vin-	6, 7	V相ホール素子入力端子。ロジックの「H」とは IN+>IN-
Win+, Win-	8, 9	W相ホール素子入力端子。ロジックの「H」とは IN+>IN-
UOUT	20	U相出力端子。
VOUT	19	V相出力端子。
WOUT	18	W相出力端子。
VCC1	22	出力部の電源端子。
VCC2	23	出力部以外の各部に与える電源端子。 この電圧はリップル、ノイズ等が入らないように安定化する必要がある。
Rf	21	出力電流の検知端子であり、この端子とGND間にRfを入れることにより出力電流を電圧として検知する。この端子電圧を検知して電流リミッタが働く。
CL	1	電流リミッタ端子、ある電圧を印加すると、電流リミッタが働き、出力をカットオフする。またオフを保持する。 リミットする電流は加える電圧によって変えることができる。
Fcu	17	周波数特性補正端子。
Fcv	16	電流制御系（モータ、F/V変換器を含む）閉ループの発振をとめる。
Fcw	15	
VCTL	2	速度制御端子。 制御は出力電流を制御する電流制御方式である。 この端子はブレーキ機能も持っており、たとえば VCC2 = 5Vの時、 VCTL = 1.0~1.7Vではブレーキ状態となる。
FBR	3	正転/ブレーキ/逆転制御端子。 VCC2 = 5Vの時、この端子に加える電圧が0~1.0Vで正転。 2.0~3.0Vでブレーキ、4.0~5.0Vで逆転となる。
BRKINH	24	ブレーキ、インヒビット端子。 VCTL、端子によるブレーキ機能を働かせたり、禁止させたりする端子である。
GND	13	出力以外のGND端子。 出力トランジスタの最低電位はRf端子となる。
FG-, FG+	11, 10	FG信号の入力端子。
FG out	12	FGアンプの出力端子。

等価回路ブロック図と応用回路例



※スナバ回路の抵抗値、コンデンサ値、またFcu, Fcv, Fcwのコンデンサ値については、負荷によって、この限りではない。

ピン配置図



真理値表

	source sink	入 力			正・逆制御 FBR
		U	V	W	
1	W相→V相	H	H	L	L
	V相→W相	H	H	L	H
2	W相→U相	H	L	L	L
	U相→W相	H	L	L	H
3	V相→W相	L	L	H	L
	W相→V相	L	L	H	H
4	U相→V相	L	H	L	L
	W相→U相	L	H	L	H
5	V相→U相	H	L	H	L
	U相→V相	H	L	H	H
6	U相→W相	L	H	H	L
	W相→U相	L	H	H	H

入力: 「H」: 各相入力2 に対し1 が
0.2V以上高い電位にある。
: 「L」: 各相入力2 に対し1 が
0.2V以上低い電位にある。

正転・逆転
L : 0~1V
M : 2~3V
H : 4~5V
ただし Vcc2 = 5V

